

APPLICATION
FOR
UNITED STATES LETTERS PATENT

**TITLE: CLOCK SKEW MEASUREMENT DEVICE AND
MEASUREMENT METHOD**

**APPLICANT: Takahiro YAMAGUCHI
Masahiro ISHIDA
Mani SOMA**



22511

PATENT TRADEMARK OFFICE

"EXPRESS MAIL" Mailing Label Number: EV 042549147 US

Date of Deposit: October 25, 2001

クロック・スキュー測定装置及び測定方法

BACKGROUND OF THE INVENTION

5 1. Field of the Invention

本発明は、半導体集積回路チップにおいて、クロック分配回路で分配された複数のオンチップ・クロック信号間のスキューを測定する、クロック・スキュー測定装置およびクロック・スキュー測定方法にかんする。

10 2. Description of the Related Art

従来、オンチップ・クロック・スキューは、図1に示すように、被測定クロック信号を同時にチップ外へ取り出すことにより、タイムインターバル・アナライザ（Time Interval Analyzer）や周波数カウンタ（frequency counter）をもちいて統計的に推定されている。タイムインターバル・アナライザは、被測定クロック信号と基準クロック信号のゼロクロス点のタイミング差を測定し、その揺らぎ（fluctuation）をヒストグラム解析（histogram analysis）により測定する。タイムインターバル・アナライザをもちいたクロック・スキュー測定例については、たとえば、Wavecrest Corp., Jitter Analysis Clock Solutions, 1998.に記載されている。

20

しかし、タイムインターバル・アナライザをもちいた従来のクロック・スキュー測定法は、複数の被測定クロック信号をチップ外に同時に取り出すために、コストの高い高周波クロック出力ピンを複数用意しなければならず、測定コストが非常に高いという問題がある。また、チップのピン数には限りがあるため、大規模な半導体集積回路ではごく少数の分配クロック信号間のスキューしか測定できず、回路全体のクロック・スキューを精確にもとめることができない。このため、オンチップ・クロック間のスキューを精確に制御するためには新しいクロック・スキュー測定法が必要である。

本発明の目的は、オンチップ・クロック信号間のスキューを効率的に推定できるクロック・スキュー測定装置とその方法を提供することにある。

30

4003438-40501

SUMMARY OF THE INVENTION

Therefore, it is an object of the present invention to provide a clock skew measuring apparatus and method which overcomes the above issues in the related art. This object is achieved by combinations described in the independent claims. The dependent claims define further advantageous and exemplary combinations of the present invention.

すなわち、本発明の第1の形態によれば、被試験回路における複数の被測定クロック信号間のクロック・スキューを測定する装置であって、前記複数の被測定クロック信号を受け取り、前記複数の被測定クロック信号のいずれかを選択して出力するクロック信号選択素子（element）と、前記被試験回路に入力される基準信号と、前記クロック信号選択素子で選択された前記被測定クロック信号とを受け取り、受け取った前記基準信号と前記被測定クロック信号とのタイミング誤差を、前記複数の被測定クロック信号について順次測定し、前記複数の被測定クロック信号間のクロック・スキューをもとめるクロック・スキュー推定手段と、を具備することを特徴とするクロック・スキュー測定装置を提供する。

前記クロック・スキュー測定装置は、前記複数の被測定クロック信号のそれぞれを前記クロック信号選択素子に供給する複数のバッファと、前記複数のバッファのそれぞれが、前記被測定クロック信号を、前記クロック信号選択素子に供給するかどうかを制御する制御手段とをさらに具備することが望ましい。

前記クロック・スキュー推定手段は、前記被測定クロック信号間のクロック・スキューの確定的成分を測定してもよい。

前記クロック・スキュー推定手段は、前記被測定クロック信号間のクロック・スキューの不規則成分（random component）を測定してもよい。

30

前記クロック・スキュー推定手段は、前記基準信号のエッジ・タイミングである

- 被測定タイミング、および前記被測定クロック信号のエッジ・タイミングである基準タイミングをもとめるタイミング推定手段と、前記被測定タイミングと前記基準タイミングとのタイミング誤差をもとめるタイミング誤差測定手段と、前記タイミング誤差から前記複数の被測定クロック信号間のクロック・スキューをもとめるクロック・スキュー計算手段と、を具備することが望ましい。

前記クロック・スキュー推定手段は、前記クロック・スキュー計算手段でえられたクロック・スキュー値を補正する補正手段を、さらに具備してもよい。

- 10 前記タイミング推定手段は、前記基準信号および前記被測定クロック信号の立ち上がりエッジまたは立ち下がりエッジのタイミングをもとめてもよい。

- 前記タイミング推定手段は、前記被測定クロック信号を複素数の解析信号に変換する解析信号変換手段と、前記解析信号の瞬時位相をもとめる瞬時位相推定手段と、
15 , 前記瞬時位相に基づいて前記被測定クロック信号のリニア瞬時位相をもとめるリニア瞬時位相推定手段と、前記リニア瞬時位相の初期位相角をもとめることにより、前記被測定クロック信号の理想エッジ・タイミングをえる初期位相角推定手段と、を具備してもよい。

- 20 前記タイミング推定手段は、前記瞬時位相から前記リニア瞬時位相を除去して瞬時位相雑音をえるリニア位相除去手段と、前記瞬時位相雑音を受け取り、前記解析信号の実数部のゼロクロス・タイミングに近い前記瞬時位相雑音データのみをリサンプリングし、前記被測定クロック信号のタイミング・ジッタ系列を出力するゼロクロス・リサンプリング手段と、をさらに具備してもよい。

25

前記解析信号変換手段は、

前記被測定クロック信号を受け取り、受け取った前記被測定クロック信号から基本周波数付近の成分を取り出し、帯域制限信号を出力する帯域通過処理手段（band-pass filter）と、

- 30 前記帯域制限信号を Hilbert 変換し入力信号の Hilbert 変換対を生成する

Hilbert 変換手段 (Hilbert transformer) と、
を具備することを特徴とする請求項 8 記載のクロック・スキュー測定装置。

前記解析信号変換手段は、前記被測定クロック信号を受け取り、受け取った前記
5 被測定クロック信号を周波数領域の両側スペクトル信号に変換する周波数領域変換手段と、前記両側スペクトル信号における正の基本周波数付近の成分を取り出す帯域制限処理手段と、前記帯域制限処理手段の出力を時間領域の信号に逆変換する時間領域変換手段と、を具備してもよい。

10 前記解析信号変換手段は、前記クロック信号が供給され、クロック信号を蓄積するバッファメモリと、バッファメモリより信号を前回取り出した分と一部重複させながら順次取り出す手段と、その取り出された各部分信号に窓関数を乗算する手段と、その乗算された各部分信号を周波数領域の両側スペクトル信号に変換する手段と、その周波数領域に変換された両側スペクトル信号から被測定信号の正の基本周
15 波数付近の成分のみを取り出す帯域制限処理手段と、前記帯域通過処理手段の出力を時間領域の信号に逆変換する手段と、その時間領域に変換された信号に前記窓関数の逆数を乗じて帯域制限された解析信号をえる手段と、を具備してもよい。

前記クロック・スキュー推定手段は、前記基準信号および前記被測定クロック信
20 号を受け取り、前記基準信号および前記被測定信号を離散化する、AD 変換手段を具備してもよい。

前記クロック・スキュー推定手段は、前記基準信号および被測定クロック信号を受け取り、前記被測定クロック信号の振幅変調成分を除去し、前記被測定クロック
25 信号の位相変調成分を取り出す、波形クリップ手段を具備してもよい。

前記解析信号変換手段は、前記被測定クロック信号の通過帯域が可変であつてもよい。

30 前記タイミング推定手段は、前記瞬時位相雑音を受け取り、前記瞬時位相雑音の低周波成分を除去してゼロクロス・リサンプリング手段に出力する低周波位相

雑音除去手段を、さらに具備してもよい。

本発明の第2の形態によれば、被試験回路における複数の被測定クロック信号間のクロック・スキューを測定する方法であって、前記複数の被測定クロック信号のいずれかを選択するステップと、前記被試験回路に入力される基準信号と、前記クロック信号選択ステップで選択された前記被測定クロック信号とのタイミング誤差を、前記複数の被測定クロック信号について順次測定し、前記複数の被測定クロック信号間のクロック・スキューをもとめるステップと、を具備することを特徴とするクロック・スキュー測定方法を提供する。

10

前記基準信号は前記被試験回路に供給されるシステム・クロック信号であることが望ましい。

前記基準信号に基づいて、前記複数の被測定クロック信号から前記選択するステップにおいて選択すべき対象となる被測定クロック信号を定めるステップをさらに具備してもよい。

15

前記クロック・スキューをもとめるステップは、前記被測定クロック信号間のクロック・スキューの確定的成分を測定してもよい。

20

前記クロック・スキューをもとめるステップは、前記被測定クロック信号間のクロック・スキューの不規則成分を測定してもよい。

前記クロック・スキューをもとめるステップは、前記基準信号のエッジ・タイミングである基準タイミングをもとめるステップと、前記被測定クロック信号のエッジ・タイミングである被測定タイミングをもとめるステップと、前記被測定タイミングと前記基準タイミングの誤差をもとめるステップと、前記タイミング誤差に基づいて前記複数の被測定クロック信号間のクロック・スキューをもとめるステップと、を具備してもよい。

25

30

前記クロック・スキューをもとめるステップは、前記タイミング誤差からえられ

たクロック・スキュー値を補正するステップを、さらに具備してもよい。

前記エッジ・タイミングをもとめるステップは、前記基準信号および前記被測定クロック信号の立ち上がりエッジまたは立ち下がりエッジのタイミングをもとめてよい。

前記エッジ・タイミングをもとめるステップは、入力された前記被測定クロック信号を複素数の解析信号に変換するステップと、前記解析信号の瞬時位相をもとめるステップと、前記瞬時位相から前記被測定クロック信号のリニア瞬時位相をもとめるステップと、前記リニア瞬時位相の初期位相角をもとめることにより、前記被測定クロック信号の理想エッジ・タイミングをもとめるステップと、を具備してもよい。

前記エッジ・タイミングをもとめるステップは、前記瞬時位相から前記リニア瞬時位相を除去して瞬時位相雑音をえるステップと、前記解析信号の実数部のゼロクロス・タイミングに近い前記瞬時位相雑音をリサンプリングし、前記被測定クロック信号のタイミング・ジッタ系列をもとめるステップと、をさらに具備してもよい。

前記被測定クロック信号を複素数の解析信号に変換するステップは、前記被測定クロック信号から基本周波数付近の成分を取り出し、帯域制限信号を出力するステップと、前記帯域制限信号を Hilbert 変換し、前記被測定クロック信号の Hilbert 変換対を生成するステップと、を具備してもよい。

前記クロック信号を複素数の解析信号に変換するステップは、前記被測定クロック信号を周波数領域の両側スペクトル信号に変換するステップと、前記両側スペクトル信号における正の基本周波数付近の成分を取り出すステップと、前記帯域制限された前記両側スペクトル信号を時間領域の信号に逆変換するステップと、を具備してもよい。

30

前記クロック信号を複素数の解析信号に変換するステップは、前記被測定クロック

ク信号をバッファメモリに蓄積するステップと、前記バッファメモリより信号を前回取り出した分と一部重複させながら順次取り出すステップと、その取り出された各部分信号に窓関数を乗算するステップと、その窓関数を乗算された各部分信号を周波数領域の両側スペクトル信号に変換するステップと、その周波数領域に変換された両側スペクトル信号から被測定信号の正の基本周波数付近の成分のみを取り出すステップと、前記帯域制限されたスペクトル信号を時間領域の信号に逆変換するステップと、その時間領域に変換された信号に前記窓関数の逆数を乗じて帯域制限された解析信号をえるステップと、を具備してもよい。

10 前記被測定タイミングと基準タイミングの誤差をもとめるステップは、複数の前記被測定タイミングと複数の前記基準タイミングから複数の前記タイミング誤差を計算するステップと、前記複数のタイミング誤差の平均をもとめるステップと、をさらに具備し、前記クロック・スキューをもとめるステップは、前記複数のタイミング誤差の平均に基づいて、前記複数の被測定クロック信号間のクロック・スキューをもとめてもよい。

前記クロック・スキューをもとめるステップは、前記基準信号および被測定クロック信号から信号の振幅変調成分を除去し、信号の位相変調成分のみを取り出すステップを具備してもよい。

20 前記エッジ・タイミングをもとめるステップは、前記瞬時位相雑音が入力され、前記瞬時位相雑音の低周波成分を除去するステップを、さらに具備してもよい。

25 This summary of the invention does not necessarily describe all necessary features so that the invention may also be a sub-combination of these described features.

BRIEF DESCRIPTION OF THE DRAWINGS

30

【図1】 タイムインターバル・アナライザによるクロック・スキュー測定の一例

を示す図である。

(Figure 1 Clock Skew Measurement using Time-Interval Analyzer.

)

【図 2 A】クロック分配ネットワークを模式的に示す図である。

5 (Figure 2A Clock Distribution Network.)

【図 2 B】クロック・スキューのタイミングを模式的に示す図である。

(Figure 2B Timing Analysis for Clock Skew.)

【図 3】本発明のクロック・スキュー測定回路の一例を示す図である。

(Figure 3 A Clock Skew Measurement Circuit.)

10 【図 4】本発明のクロック・スキュー測定回路の別の一例を示す図である。

(Figure 4 Another Clock Skew Measurement Circuit.)

【図 5 A】クロック分配ネットワークを模式的に示す図である。

(Figure 5A Clock Distribution Network.)

【図 5 B】クロック・スキューのタイミングを模式的に示す図である。

15 (Figure 5B Timing Analysis for Clock Skew.)

【図 6 A】被測定クロック信号 CLK_j のタイミング・ジッタ $\Delta\phi^j[n]$ の一例を示す図である。

(Figure 6A Timing Jitter $\Delta\phi^j[n]$ of the CLK_j .)

20 【図 6 B】被測定クロック信号 CLK_k のタイミング・ジッタ $\Delta\phi^k[n]$ の一例を示す図である。

(Figure 6B Timing Jitter $\Delta\phi^k[n]$ of the CLK_k .)

【図 7】異なるクロック・ドメインをもつクロック分配ネットワークを模式的に示す図である。

25 (Figure 7 Clock Distribution Network with Different Clock Domains.)

【図 8】周波数逡倍をもちいたクロック・スキュー測定の原理を模式的に示す図である。

(Figure 8 Clock Skew Measurement using Frequency Multiplication by Modulo M; $M = 2$.)

30 【図 9】被測定クロック信号の一例を示す図である。

(Figure 9 A Clock Signal $x(t)$.)

【図10】変換された解析信号の一例を示す図である.

(Figure 10 The Analytic Signal $z(t)$.)

【図11】不連続点をもつ瞬時位相信号の一例を示す図である.

5 (Figure 11 The Discontinuous Instantaneous Phase $\phi(t)$.)

【図12】アンラップされた連続な瞬時位相信号の一例を示す図である.

(Figure 12 The Unwrapped Instantaneous Phase $\phi(t)$.)

【図13】離散化された被測定信号の一例を示す図である.

(Figure 13 A Digitized Clock Signal $x(t)$.)

10 【図14】FFTによりえられた被測定信号の両側パワースペクトルの一例を示す図である.

(Figure 14 Both-Sides Power Spectra of the Clock Signal $X(f)$.)

)

【図15】帯域制限された片側パワースペクトルの一例を示す図である.

15 (Figure 15 Band-passed Power Spectra of the Clock Signal $Z(f)$.)

)

【図16】逆FFTによりえられた帯域制限された解析信号の一例を示す図である.

(Figure 16 The Band-passed Analytic Signal $z(t)$.)

20 【図17】被測定クロック信号の一例を示す図である.

(Figure 17 A Clock Signal $x(t)$.)

【図18】被測定クロック信号の解析信号の一例を示す図である.

(Figure 18 An Analytic Signal $z(t)$ of the Clock Signal $x(t)$.)

)

25 【図19】被測定クロック信号の瞬時位相波形の一例を示す図である.

(Figure 19 The Instantaneous Phase $\phi(t)$.)

【図20】被測定クロック信号の瞬時位相雑音波形の一例を示す図である.

(Figure 20 The Instantaneous Phase Noise $\Delta\phi(t)$.)

【図21】被測定クロック信号のタイミング・ジッタ波形の一例を示す図である

(Figure 21 Timing Jitter $\Delta\phi[n]$.)

【図22】被測定信号の近似ゼロクロス点の一例を示す図である。

(Figure 22 Adaptive Zero-crossing Points Approximation.)

【図23】AM成分をもつ被測定クロック信号の一例を示す図である。

5 (Figure 23 Clock Signal with AM Components.)

【図24】AM成分をもたない被測定クロック信号の一例を示す図である。

(Figure 24 Clock Signal without AM Components.)

【図25】本発明のクロック・スキュー測定装置の構成の一例を示す図である。

(Figure 25 A Clock Skew Measurement Apparatus.)

10 【図26】本発明のクロック・スキュー測定方法の一例を示すフローチャートである。

(Figure 26 A Clock Skew Measurement Method.)

【図27】本発明のクロック・スキュー測定方法の別の一例を示すフローチャートである。

15 (Figure 27 Another Clock Skew Measurement Method.)

【図28】本発明のクロック・スキュー測定装置でもちいられるタイミング推定手段の構成の一例を示す図である。

(Figure 28 A Timing Estimator.)

20 【図29】本発明のクロック・スキュー測定方法でもちいられるタイミング推定方法の一例を示すフローチャートである。

(Figure 29 A Timing Estimation Method.)

【図30】本発明のクロック・スキュー測定装置でもちいられる解析信号変換手段の構成の一例を示す図である。

(Figure 30 An Analytic Signal Transformer.)

25 【図31】本発明のクロック・スキュー測定方法でもちいられる解析信号変換方法の一例を示すフローチャートである。

(Figure 31 An Analytic Signal Transformation Method.)

【図32】本発明のクロック・スキュー測定装置でもちいられる解析信号変換手段の構成の別の一例を示す図である。

30 (Figure 32 Another Analytic Signal Transformer.)

【図 3 3】本発明のクロック・スキュー測定方法でもちいられる解析信号変換方法の別の一例を示すフローチャートである。

(Figure 33 Another Analytic Signal Transformation Method.)

- 5 【図 3 4】本発明のクロック・スキュー測定装置でもちいられる解析信号変換手段の構成のさらに別の一例を示す図である。

(Figure 34 Another Analytic Signal Transformer.)

【図 3 5】本発明のクロック・スキュー測定方法でもちいられる解析信号変換方法のさらに別の一例を示すフローチャートである。

- 10 (Figure 35 Another Analytic Signal Transformation Method.)

【図 3 6】本発明のクロック・スキュー測定装置の構成のさらに別の一例を示す図である。

(Figure 36 Another Clock Skew Measurement Apparatus.)

- 15 【図 3 7】本発明のクロック・スキュー測定方法のさらに別の一例を示すフローチャートである。

(Figure 37 Another Clock Skew Measurement Method.)

【図 3 8】本発明のクロック・スキュー測定方法のさらに別の一例を示すフローチャートである。

- 20 (Figure 38 Another Clock Skew Measurement Method.)

【図 3 9】本発明のクロック・スキュー測定装置の構成のさらに別の一例を示す図である。

(Figure 39 Another Clock Skew Measurement Apparatus.)

- 25 【図 4 0】本発明のクロック・スキュー測定方法のさらに別の一例を示すフローチャートである。

(Figure 40 Another Clock Skew Measurement Method.)

【図 4 1】本発明のクロック・スキュー測定方法のさらに別の一例を示すフローチャートである。

(Figure 41 Another Clock Skew Measurement Method.)

- 30 【図 4 2】本発明のクロック・スキュー測定装置でもちいられるタイミング推定

手段の構成の別の一例を示す図である。

(Figure 42 Another Timing Jitter Estimator.)

【図43】本発明のクロック・スキュー測定方法でもちいられるタイミング推定方法の別の一例を示すフローチャートである。

5 (Figure 43 Another Timing Jitter Estimating Method.)

【図44】本発明のクロック・スキュー測定装置をもちいたクロック・スキュー試験システムの構成の一例を示すフローチャートである。

(Figure 44 A Clock Skew Testing System.)

10 DETAILED DESCRIPTION OF THE INVENTION

The invention will now be described based on the preferred embodiments, which do not intend to limit the scope of the present invention, but exemplify the invention. All of the features and
15 the combinations thereof described in the embodiment are not necessarily essential to the invention.

クロック・スキュー測定法 (1)

20 最初に、クロック・スキューについて定義する。クロック・スキュー (clock skew) は、図2Aに示すように、たとえばクロック分配ネットワーク (clock distribution network) のクロック信号源 (clock source) CLK_g を基準として、分配クロック信号 CLK_j と CLK_k がそれぞれレジスタ R_j と R_k へ到達するまでの遅れ時間 τ_{cd}^j と τ_{cd}^k の差であたえられる。

$$25 \quad T_{Skew}^{j,k} = \tau_{cd}^k - \tau_{cd}^j \quad (1)$$

図2Bは、クロック・スキューのタイミングを示している。

各クロック信号 CLK_g , CLK_j , CLK_k の立ち上がりエッジ・タイミングをそれぞれ t_{cd}^g , t_{cd}^j , t_{cd}^k とすると、遅れ時間 τ_{cd}^j および τ_{cd}^k は、それぞれ

$$30 \quad \tau_{cd}^j = t_{cd}^j - t_{cd}^g \quad (2)$$

$$\tau_{cd}^k = t_{cd}^k - t_{cd}^g \quad (3)$$

で表される。すなわち、分配クロック信号 CLK_j , CLK_k 間のクロック・スキュー $T_{Skew}^{j,k}$ は、クロック信号源 CLK_g のエッジ・タイミングを基準として、基準タイミングと各分配クロック信号のエッジ・タイミングの時間差からもとめることができる。

5

本実施形態のクロック・スキュー測定方法は、クロック信号選択素子、たとえばマルチプレクサ (multiplexer) をもちいて分配クロックを選択してチップ外に取り出し、取り出したクロック信号のエッジ・タイミングと基準タイミングとの時間差を順に測定し、測定された時間差の誤差をもとめることによりクロック・スキューを測定する。ここでは、簡単のため、2つの分配クロック間のスキューをもとめる方法について説明する。

図3に、本実施形態のクロック・スキュー測定回路の一例を示す。クロック・スキュー測定回路は、分配クロック CLK_j , CLK_k を出力ピンに取り出すためのバッファと、各分配クロックを選択するマルチプレクサをもつ。バッファは、外部入力信号 (ENB 信号) によってクロック信号を出力に伝搬するか否かを選択することができる。ここで、各バッファ BUF_j , BUF_k は設計が同一であり、バッファの伝搬遅延時間を d_{BUF} であると仮定する。また、配線 P_j の遅延時間を d_j , 配線 P_k の遅延時間を d_k , マルチプレクサの伝搬遅延時間を d_{MUX} , クロック信号選択素子から出力までの遅延時間を d_{OUT} とする。

本実施形態のクロック・スキュー測定方法は、基準信号として分配クロックのクロック信号源 CLK_g のエッジに同期した ENB 信号をもちいる。ENB 信号と CLK_g は同期しているので、ENB 信号のエッジ・タイミング t_{cd}^{enb} と CLK_g の立ち上がりエッジ・タイミング t_{cd}^g の時間差は常に一定である。

25

$$t_{cd}^{enb} - t_{cd}^g = d_{CONST} \quad (4)$$

つぎに、本実施形態のクロック・スキュー測定方法の手順について説明する。はじめに、本実施形態のクロック・スキュー測定方法は、マルチプレクサの選択信号

を $SEL = 0$ として CLK_j を選択し、ENB 信号のエッジ・タイミングと出力ピンに出力された CLK_j のエッジ・タイミングの差 D_j を測定する。ENB 信号および CLK_j の立ち上がりエッジ・タイミングをそれぞれ t_{cd}^{enb} 、 t_{cd}^j とすると、 D_j は

$$D_j = (t_{cd}^j + d_{BUF} + d_j + d_{MUX} + d_{OUT}) - t_{cd}^{enb} \quad (5)$$

5 ともとめられる。

つぎに、マルチプレクサの選択信号を $SEL = 1$ として CLK_k を選択し、ENB 信号のエッジ・タイミングと出力ピンに出力された CLK_k のエッジ・タイミングの差 D_k を測定する。ENB 信号および CLK_k の立ち上がりエッジ・タイミングをそれぞれ t_{cd}^{enb} 、 t_{cd}^k とすると、 D_k は

$$10 \quad D_k = (t_{cd}^k + d_{BUF} + d_k + d_{MUX} + d_{OUT}) - t_{cd}^{enb} \quad (6)$$

ともとめられる。

最後に、測定された時間差 D_k と D_j の差を計算する。

$$D_k - D_j = \{ (t_{cd}^k + d_{BUF} + d_k + d_{MUX} + d_{OUT}) - t_{cd}^{enb} \} - \{ (t_{cd}^j + d_{BUF} + d_j + d_{MUX} + d_{OUT}) - t_{cd}^{enb} \}$$

式 (4) をもちいて整理すると、

$$15 \quad D_k - D_j = \{ (t_{cd}^k - t_{cd}^j) - (t_{cd}^{enb} - t_{cd}^{enb}) \} - (d_k - d_j)$$

をえる。式 (1), (2), (3) より、 D_k と D_j の差は

$$D_k - D_j = (t_{cd}^k - t_{cd}^j) - (d_k - d_j) = T_{Skw}^{j,k} - (d_k - d_j) \quad (7)$$

となる。

20 したがって、各バッファとマルチプレクサを接続する配線 P_j 、 P_k がバランスよくレイアウトされており、遅延時間 d_j 、 d_k が等しいとき、本実施形態のクロック・スキュー測定方法をもちいて D_k と D_j の差をもとめることにより、 CLK_j と CLK_k 間のクロック・スキューをえることができる。

また、遅延時間 d_j , d_k が同一でない場合でも、 D_k と D_j の差を補正することにより CLK_j と CLK_k 間のクロック・スキューをもとめることができる。

$$T_{skew}^{j,k} = (D_k - D_j) + (d_k - d_j) \quad (8)$$

- 5 ここで、 d_j と d_k の差は、回路シミュレーション等でもとめてもよいし、たとえば図4に示す回路をもちいて実際に測定することもできる。

図4は、本実施形態のクロック・スキュー測定回路の変形例を示している。図4において MEAS 信号を 1 とした状態で ENB 信号を供給することにより、ENB 信号が配線 P_j または P_k を通って出力ピン OUT まで伝搬する時間 D_j^{enb} , D_k^{enb} をそれぞれつぎのように測定できる。

$$D_j^{enb} = (t_{cd}^{enb} + d_{BUF} + d_j + d_{MUX} + d_{OUT}) - t_{cd}^{enb} = d_{BUF} + d_j + d_{MUX} + d_{OUT}$$

$$D_k^{enb} = (t_{cd}^{enb} + d_{BUF} + d_k + d_{MUX} + d_{OUT}) - t_{cd}^{enb} = d_{BUF} + d_k + d_{MUX} + d_{OUT}$$

D_j^{enb} と D_k^{enb} の差をもとめると、

$$15 \quad D_k^{enb} - D_j^{enb} = d_k - d_j$$

をえる。したがって、図4の回路をもちいて ENB 信号が配線 P_j または P_k を通って出力ピン OUT まで伝搬する時間 D_j^{enb} , D_k^{enb} をもとめ、その差を計算することにより、 d_j と d_k の差をもとめることができる。

20

クロック・スキュー測定法 (2)

つぎに、解析信号による瞬時位相推定をもちいたクロック・スキュー測定方法について説明する。この方法は、クロック・スキューの確定的成分 (deterministic component) と不規則成分 (random component) をもとめることができる。

25

最初に、ジッタをもつクロック信号間のクロック・スキューについて定義する。

クロック・スキューは、図5 Aに示すように、たとえばクロック分配ネットワークのクロック信号源 CLK_g を基準として、分配クロック信号 CLK_j と CLK_k がそれぞれレジスタ R_j と R_k へ到達するまでの遅れ時間 τ_{cd}^j と τ_{cd}^k の差であたえられる。各クロックの立ち上がりエッジ・タイミングはジッタによりサイクルごとに変化する

5 ため、各サイクルのクロック・スキュー $T_{Skew}^{j,k}(nT)$ は

$$T_{Skew}^{j,k}(nT) = \tau_{cd}^k(nT) - \tau_{cd}^j(nT) \quad (9)$$

で表される。図5 Bは、クロック・スキューのタイミングを示している。ここで、 T は被測定クロック信号の基本周期である。

10 各クロック信号 CLK_g , CLK_j , CLK_k の立ち上がりエッジ・タイミングをそれぞれ t_{cd}^g , t_{cd}^j , t_{cd}^k とする。また、各クロック信号 CLK_g , CLK_j , CLK_k の理想クロック・エッジ・タイミング（ジッタをもたないときのクロック・エッジ・タイミング）をそれぞれ $(nT)_g$, $(nT)_j$, $(nT)_k$ とすると、各サイクルの遅れ時間 $\tau_{cd}^j(nT)$ および $\tau_{cd}^k(nT)$ は、それぞれ

$$\begin{aligned} \tau_{cd}^j(nT) &= t_{cd}^j(nT) - t_{cd}^g(nT) \\ &= [t_{cd}^j(nT) - (nT)_j] - [t_{cd}^g(nT) - (nT)_g] + \{(nT)_j - (nT)_g\} \\ &= \tau_{delay}^{g,j} + \left[\Delta\phi^j \left[n \left(\frac{T_j}{2\pi} \right) \right] - \Delta\phi^g \left[n \left(\frac{T_g}{2\pi} \right) \right] \right] \end{aligned}$$

[sec] (10)

$$\begin{aligned} \tau_{cd}^k(nT) &= t_{cd}^k(nT) - t_{cd}^g(nT) \\ &= [t_{cd}^k(nT) - (nT)_k] - [t_{cd}^g(nT) - (nT)_g] + \{(nT)_k - (nT)_g\} \\ &= \tau_{delay}^{g,k} + \left[\Delta\phi^k \left[n \left(\frac{T_k}{2\pi} \right) \right] - \Delta\phi^g \left[n \left(\frac{T_g}{2\pi} \right) \right] \right] \end{aligned}$$

[sec] (11)

で表される。ここで、

$$20 \quad \tau_{delay}^{g,j} = (nT)_j - (nT)_g \quad [sec] \quad (12)$$

$$\tau_{delay}^{g,k} = (nT)_k - (nT)_g \quad [\text{sec}] \quad (13)$$

は、それぞれ分配クロック CLK_j および CLK_k の理想クロック・エッジ・タイミングとクロック信号源 CLK_g の理想クロック・エッジ・タイミング間の時間差であり、経路で決まる伝搬遅延の確定的成分（確定的伝搬遅延時間）に対応する。また、

$$\begin{aligned} 5 \quad \Delta\phi^g[n] (T_g/2\pi, (= t_{cd}^g(nT) - (nT)_g), \Delta\phi^j[n] (T_j/2\pi, (= t_{cd}^j(nT) - (nT)_j), \\ \Delta\phi^k[n] (T_k/2\pi, (= t_{cd}^k(nT) - (nT)_k) \text{ は、それぞれクロック信号 } \text{CLK}_g, \\ \text{CLK}_j, \text{CLK}_k \text{ のタイミング・ジッタ系列（単位は秒）を表している。ただし、クロック信号のタイミング・ジッタの推定方法については後で説明する。式 (10) および式 (11) を式 (9) へ代入すると、} \text{CLK}_j \text{ および } \text{CLK}_k \text{ 間のクロック・スキュー} \\ 10 \quad -T_{skew}^{j,k}[n] (= T_{skew}^{j,k}(nT)) \text{ は} \end{aligned}$$

$$\begin{aligned} T_{skew}^{j,k}[n] = & \left\{ \tau_{skew}^{g,k} + \left[\Delta\phi^k[n] \left(\frac{T_k}{2\pi} \right) - \Delta\phi^g[n] \left(\frac{T_g}{2\pi} \right) \right] \right\} \\ & - \left\{ \tau_{skew}^{g,j} + \left[\Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) - \Delta\phi^g[n] \left(\frac{T_g}{2\pi} \right) \right] \right\} \quad [\text{sec}] \quad (14) \\ = & \tau_{skew}^{j,k} + \left[\Delta\phi^k[n] \left(\frac{T_k}{2\pi} \right) - \Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) \right] \end{aligned}$$

と推定される。

式 (14) の第1項

$$15 \quad \tau_{skew}^{j,k} = (nT)_k - (nT)_j \quad [\text{sec}] \quad (15)$$

は、 CLK_j および CLK_k の理想クロックの立ち上がりエッジ・タイミングの差であり、例えばクロック分配ネットワークの経路から決まるクロック・スキューの確定的成分の一例である。また、第2項

$$\left[\Delta\phi^k[n] \left(\frac{T_k}{2\pi} \right) - \Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) \right]$$

20 は、各クロック信号がもつタイミング・ジッタによるクロック・スキューの不規則成分の一例である。

確定的クロック・スキュー値 τ_{skew}^{jk} は、たとえば、二つの被測定信号 CLK_j および CLK_k の瞬時位相をもとめ、そのリニア位相成分の差からもとめることができる。
 CLK_j および CLK_k の基本コサイン波成分をそれぞれ

$$5 \quad x_j(t) = A_j \cos(\phi^j(t)) = A_j \cos\left(\frac{2\pi}{T_j}t + \phi_0^j - \Delta\phi^j(t)\right) \quad (16)$$

$$x_k(t) = A_k \cos(\phi^k(t)) = A_k \cos\left(\frac{2\pi}{T_k}t + \phi_0^k - \Delta\phi^k(t)\right) \quad (17)$$

とする。ここで、 $x_j(t)$ および $x_k(t)$ の瞬時位相は、基本周期 T_L ($L = j, k$) を含むリニア瞬時位相成分 $2\pi t/T_L$ と、初期位相角 ϕ_0^L ($L = j, k$) と、瞬時位相雑音成分 $\Delta\phi^L(t)$ ($L = j, k$) の和で表される。

$$10 \quad \phi^j(t) = \frac{2\pi}{T_j}t + \phi_0^j - \Delta\phi^j(t) \quad [\text{rad}] \quad (18)$$

$$\phi^k(t) = \frac{2\pi}{T_k}t + \phi_0^k - \Delta\phi^k(t) \quad [\text{rad}] \quad (19)$$

ただし、クロック信号の瞬時位相の推定方法については後で説明する。式 (18) や式 (19) で $\Delta\phi(t) = 0$ とすると、ジッタをもたないクロック信号のリニア瞬時位相

$$15 \quad \phi_{linear}^j(t) = \frac{2\pi}{T_j}t + \phi_0^j \quad [\text{rad}] \quad (20)$$

$$\phi_{linear}^k(t) = \frac{2\pi}{T_k}t + \phi_0^k \quad [\text{rad}] \quad (21)$$

を与える。このとき、 CLK_j 、 CLK_k の理想立ち上がりエッジ・タイミング $t = (nT)_j$ 、 $(nT)_k$ は、左辺のリニア瞬時位相がそれぞれ $(2n\pi - \pi/2)$ となる時刻であり、式 (20) および式 (21) から以下の関係をもつ。

$$(nT)_j = \left(2n\pi - \frac{\pi}{2} - \phi_0^j \right) \frac{T_j}{2\pi} \quad [\text{sec}] \quad (2.2)$$

$$(nT)_k = \left(2n\pi - \frac{\pi}{2} - \phi_0^k \right) \frac{T_k}{2\pi} \quad [\text{sec}] \quad (2.3)$$

したがって、式(1.5)より、確定的クロック・スキュー値

$$\begin{aligned} \tau_{\text{Skew}}^{j,k} &= (nT)_k - (nT)_j \\ &= \left(2n\pi - \frac{\pi}{2} - \phi_0^k \right) \frac{T_k}{2\pi} - \left(2n\pi - \frac{\pi}{2} - \phi_0^j \right) \frac{T_j}{2\pi} \quad [\text{sec}] \quad (2.4) \\ &= \phi_0^j \left(\frac{T_j}{2\pi} \right) - \phi_0^k \left(\frac{T_k}{2\pi} \right) = (\phi_0^j - \phi_0^k) \frac{T_0}{2\pi} \end{aligned}$$

- 5 をえる。一般に、分配クロック信号 CLK_j および CLK_k の基本周期は互いに等しい ($T_j = T_k$)。すなわち、二つの被測定信号間の確定的クロック・スキュー値は、二つの被測定信号のリニア瞬時位相における初期位相角の差としてもとめることができる。

- 10 ここで、被測定信号の初期位相角 ϕ_0 は、瞬時位相波形データ $\phi(k)$ にたいし最小二乗法による直線適合 (linear line fitting) をおこなって、

$$\sum_{k=1}^N (\phi(k) - (\hat{\omega}_0 k + \hat{\phi}_0))^2 \quad (2.5)$$

が最小となるような $\hat{\phi}_0$ を選ぶことによりもとめることができる。このとき、もとめる初期位相角は、

$$15 \quad \hat{\phi}_0 = \frac{2(2N+1) \sum_{k=1}^N \phi(k) - 6 \sum_{k=1}^N k\phi(k)}{N(N-1)} \quad (2.6)$$

であたえられる。

また、被測定信号 $x(t)$ の初期位相角 ϕ_0 は、クロック波形データ $x(k)$ またはその基本サイン波成分にたいし最小二乗法によるコサイン波適合 (cosine wave

fitting) をおこなって,

$$\sum_{k=1}^N \left(x(k) - A \cos \left(\frac{2\pi}{T} k + \hat{\phi}_0 \right) \right)^2 \quad (27)$$

が最小となるような $\hat{\phi}_0$ を, 最尤推定 (maximum likelihood estimation) 法をもちいて推定することによりもとめることができる. このとき, もとめる初期位

5 相角は,

$$\hat{\phi}_0 = -\arctan \left(\frac{\sum_{k=1}^N x(k) \sin \frac{2\pi}{T} k}{\sum_{k=1}^N x(k) \cos \frac{2\pi}{T} k} \right) \quad (28)$$

であたえられる.

10 以上では, 二つの被測定信号の対応するクロック・エッジは1周期以上離れていないと仮定した. 対応するクロック・エッジが1周期以上離れているとき, 確定的クロック・スキュー値は, 初期位相角の差とクロック・エッジのオフセット時間の和でもとめられる.

$$\tau_{skew}^{j,k} = (\phi_0^j - \phi_0^k) \frac{T_0}{2\pi} + n_{offset} T_0 \quad [\text{sec}] \quad (29)$$

15 クロック信号源から分配されたクロック信号は, 信号源のクロック信号と強い因果関係をもつ. この結果, 一般に分配されたクロック信号の位相雑音 (タイミング・ジッタ系列) は, 信号源の位相雑音 (タイミング・ジッタ系列) と同様の傾向を示す. このため, 同一のクロック信号源から分配されたクロック信号のタイミング・ジッタ系列は, お互いに同様の傾向を示す (図6 Aおよび図6 Bを参照). したがって, 二つの被測定信号の対応するクロック・エッジのオフセット量 n_{offset} は, タイミング・ジッタ系列の相関をもとめ, 相関値が最も大きくなるオフセット位置を探すことにより推定できる. 上記クロック・エッジのオフセット量 n_{offset} は, 瞬時位相雑音の相関値が最大となるオフセット位置からもとめることもできる.

20

また、確定的クロック・スキュー値は、各被測定信号のゼロクロス時刻をもとめ、対応するゼロクロス間の時間差の平均値を計算することによりもとめることもできる。

5

つぎに、異なる周波数をもつクロック信号間のクロック・スキューについて説明する。図7に示すクロック分配ネットワークを考える。クロック源 PLL_g は、外部からあたえられるシステム・クロック CLK_g を M 倍に逡倍し、クロック CLK_j と CLK_k をネットワークに分配する。図8 (a) はシステム・クロック CLK_g を、図8 (c) は逡倍されたクロック CLK_j を示している。システム・クロック CLK_g の $\Delta\theta[1]$ [rad] は、そのエッジの理想クロック・エッジからのタイミング変動を表す。したがって、図8 (b) に示すように M 倍に逡倍した理想クロックのエッジを仮定し、つぎに $\Delta\theta[1]$ を M-1 個コピーすると、 $\Delta\theta[\lfloor n/M \rfloor]$ と $\Delta\phi^j[n]$ は 1 対 1 対応となる。ここで、 $\lfloor x \rfloor$ は、x を超えない最大の整数を表す。式 (14) をもちいて、CLK_j と CLK_g 間のクロック・スキューをもとめると式 (30) をえる。

15

$$T_{Skew}^{G,j}[n] = \tau_{Skew}^{G,j} + \left[\Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) - \Delta\theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_g}{2\pi} \right) \right] \quad [\text{sec}] \quad (30)$$

CLK_j と CLK_g 間の確定的クロック・スキュー値 $\tau_{Skew}^{G,j}$ は、CLK_j の理想クロック・エッジ $(nMT)_j$ とシステム・クロック CLK_g の理想クロック・エッジ $(nMT)_g$ との間の時間差であらわされ、各クロック信号の初期位相角から次式でもとめることができる。

20

$$\begin{aligned} \tau_{Skew}^{G,j} &= (nMT)_j - (nMT)_g \\ &= \phi_0^G \left(\frac{T_g}{2\pi} \right) - \phi_0^j \left(\frac{T_j}{2\pi} \right) = \phi_0^G \left(\frac{MT_0}{2\pi} \right) - \phi_0^j \left(\frac{T_0}{2\pi} \right) \quad [\text{sec}] \end{aligned} \quad (31)$$

ここで、クロック CLK_j はシステム・クロック CLK_g を M 倍に逡倍したクロックであるから、CLK_g の基本周期 T_g は CLK_j の基本周期 T_j の M 倍に等しい (T_g = MT_j)。

25

つぎに、基準クロック信号 CLK_k をもちいて分配クロック CLK_j、CLK_g 間のクロ

ックスキューをもとめる手順について説明する。

はじめに、CLK_j と CLK_R のみを同時サンプリングし、式(14)をもちいて CLK_j と CLK_R のスキュー

$$T_{Skew}^{R,j}[n] = \tau_{Skew}^{R,j} + \left[\Delta\phi^j \left[n \left(\frac{T_j}{2\pi} \right) - \Delta\phi^R \left[n \left(\frac{T_R}{2\pi} \right) \right] \right] \quad [\text{sec}] \quad (32)$$

- 5 をもとめる。つぎに、CLK_k と CLK_R のみを同時サンプリングして、同様に CLK_k と CLK_R のスキュー

$$T_{Skew}^{R,k}[n] = \tau_{Skew}^{R,k} + \left[\Delta\phi^k \left[n \left(\frac{T_k}{2\pi} \right) - \Delta\phi^R \left[n \left(\frac{T_R}{2\pi} \right) \right] \right] \quad [\text{sec}] \quad (33)$$

をもとめる。最後に、上記でもとめたクロック・スキュー系列の差をもとめることにより、CLK_j と CLK_k 間のクロック・スキュー

$$\begin{aligned} T_{Skew}^{j,k}[n] &= T_{Skew}^{R,k}[n] - T_{Skew}^{R,j}[n] \\ 10 \quad &= \left\{ \tau_{Skew}^{R,k} + \left[\Delta\phi^k \left[n \left(\frac{T_k}{2\pi} \right) - \Delta\phi^R \left[n \left(\frac{T_R}{2\pi} \right) \right] \right] \right\} - \left\{ \tau_{Skew}^{R,j} + \left[\Delta\phi^j \left[n \left(\frac{T_j}{2\pi} \right) - \Delta\phi^R \left[n \left(\frac{T_R}{2\pi} \right) \right] \right] \right\} \\ &= (\tau_{Skew}^{R,k} - \tau_{Skew}^{R,j}) + \left\{ \left[\Delta\phi^k \left[n \left(\frac{T_k}{2\pi} \right) - \Delta\phi^R \left[n \left(\frac{T_R}{2\pi} \right) \right] \right] - \left[\Delta\phi^j \left[n \left(\frac{T_j}{2\pi} \right) - \Delta\phi^R \left[n \left(\frac{T_R}{2\pi} \right) \right] \right] \right] \right\} \\ &\quad [\text{sec}] \quad (34) \end{aligned}$$

をえる。

- 上記手順は、異なる周波数をもつクロック信号へも適用できる。このため、本実施形態のクロック・スキュー測定方法は、外部から被試験半導体集積回路にあたえられるシステム・クロックを基準クロック信号として、オンチップ・クロック信号間のクロック・スキューを測定する。
- 15

- 本実施形態のクロック・スキュー測定方法は、はじめに、分配クロック CLK_j とシステム・クロック CLK_G を同時サンプリングし、式(30)をもちいて CLK_j と CLK_G のスキュー
- 20

$$T_{Skew}^{G,j}[n] = \tau_{Skew}^{G,j} + \left[\Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] \quad [\text{sec}] \quad (35)$$

をもとめる。つぎに、別の分配クロック CLK_k と CLK_G を同時サンプリングして、同様に CLK_k と CLK_G のスキュー

$$T_{Skew}^{G,k}[n] = \tau_{Skew}^{G,k} + \left[\Delta\phi^k[n] \left(\frac{T_k}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] \quad [\text{sec}] \quad (36)$$

- 5 をもとめる。最後に、上記でもとめたクロック・スキュー系列の差をもとめることにより、 CLK_j と CLK_k 間のクロック・スキュー

$$\begin{aligned} T_{Skew}^{j,k}[n] &= T_{Skew}^{G,k}[n] - T_{Skew}^{G,j}[n] \\ &= \left\{ \tau_{Skew}^{G,k} + \left[\Delta\phi^k[n] \left(\frac{T_k}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] \right\} - \left\{ \tau_{Skew}^{G,j} + \left[\Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] \right\} \\ &= (\tau_{Skew}^{G,k} - \tau_{Skew}^{G,j}) + \left\{ \left[\Delta\phi^k[n] \left(\frac{T_k}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] - \left[\Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] \right\} \\ &\quad [\text{sec}] \quad (37) \end{aligned}$$

- をえる。また、第1の方法と同様に、クロック出力配線の遅延時間 d_j 、 d_k が同一
10 でないとき、 d_j と d_k の差をシミュレーション等でもとめ、式(37)でもとめたクロックスキューを補正することにより CLK_j と CLK_k 間のクロック・スキューを高い精度でもとめることができる。

$$\begin{aligned} T_{Skew}^{j,k}[n] &= (\tau_{Skew}^{G,k} - \tau_{Skew}^{G,j}) + \left\{ \left[\Delta\phi^k[n] \left(\frac{T_k}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] - \left[\Delta\phi^j[n] \left(\frac{T_j}{2\pi} \right) - \Delta\Theta \left[\left\lfloor \frac{n}{M} \right\rfloor \right] \left(\frac{T_G}{2\pi} \right) \right] \right\} + (d_k - d_j) \\ &\quad [\text{sec}] \quad (38) \end{aligned}$$

15

- この結果、本実施形態のクロック・スキュー測定方法は、半導体チップ内で分配されるオンチップ・クロック信号を一つずつ順にチップ外に取り出せばよく、被試験回路にクロック信号を選択して出力するクロック信号選択素子を追加することにより、コストの高い高周波クロック出力ピンの数を極めて少なくできる。例えば
20 本例においては、コストの高い高周波クロック出力ピンの数を最小にすることがで

きる。したがって、この方法は、VLSI の評価やテストに好適である。

本実施形態のクロック・スキュー測定法は、上記のように MPU の分配クロック
信号間のクロック・スキューを推定するだけでなく、その他の信号のクロック・ス
5 キュー推定にも適用することができる。

以上では、クロック信号選択素子の出力を 1 として説明してきたが、本発明は、
クロック信号選択素子の出力が 1 である場合に限定されるものではなく、2 以上の
出力をもつクロック信号選択素子をもちいたクロック・スキュー測定にも適用でき
10 る。

解析信号をもちいた瞬時位相 (instantaneous phase) 推定法

実信号 $x(t)$ の解析信号 (analytic signal) $z(t)$ は、次式の複素信号で定義
15 される。

$$z(t) = x(t) + j\hat{x}(t) \quad (39)$$

ここで、 j は虚数単位であり、複素信号 $z(t)$ の虚数部 (imaginary part) $\hat{x}(t)$
は実数部 (real part) $x(t)$ の Hilbert 変換 (Hilbert transform) である

20

一方、時間波形 $x(t)$ の Hilbert 変換は、次式で定義される。

$$\hat{x}(t) = H[x(t)] = \frac{1}{\pi} \int_{-\infty}^{\infty} \frac{x(\tau)}{t - \tau} d\tau \quad (40)$$

ここで、 $\hat{x}(t)$ は関数 $x(t)$ と $(1/\pi f)$ の畳み込みである。すなわち、Hilbert 変
換は、 $x(t)$ を全帯域通過フィルタを通過させたときの出力と等価である。ただし
25 , このときの出力 $\hat{x}(t)$ は、スペクトル成分の大きさは変わらないが、その位相は $\pi/2$
だけシフトする。

実信号 $x(t)$ の瞬時位相波形 $\phi(t)$ は、解析信号 $z(t)$ から次式をもちいてもとめ

られる。

$$\phi(t) = \tan^{-1} \left[\frac{\hat{x}(t)}{x(t)} \right] \quad (4.1)$$

つぎに、Hilbert 変換をもちいて瞬時位相を推定するアルゴリズムについて説明する。はじめに、図 9 に示す被測定信号

$$x(t) = A \cos \left(\frac{2\pi}{T_0} t + \phi_0 - \Delta\phi(t) \right) \quad (4.2)$$

に Hilbert 変換を適用して複素信号の虚数部に対応する信号

$$\hat{x}(t) = H[x(t)] = A \sin \left(\frac{2\pi}{T_0} t + \phi_0 - \Delta\phi(t) \right) \quad (4.3)$$

を求めることにより、被測定信号 $x(t)$ を解析信号

$$z(t) = x(t) + j\hat{x}(t) = A \cos \left(\frac{2\pi}{T_0} t + \phi_0 - \Delta\phi(t) \right) + jA \sin \left(\frac{2\pi}{T_0} t + \phi_0 - \Delta\phi(t) \right) \quad (4.4)$$

に変換する。図 10 に変換された解析信号を示す。ここで、えられた解析信号には帯域通過フィルタ処理が施されている。これは、ジッタが被測定信号の基本周波数の揺らぎに対応するため、ジッタ解析において被測定信号の基本周波数付近の信号成分のみをあつかうためである。つぎに、もとめられた解析信号 $z(t)$ から式 (4.1) をもちいて位相関数 $\phi(t)$ を推定する。

$$\phi(t) = \left[\frac{2\pi}{T_0} t + \phi_0 - \Delta\phi(t) \right] \bmod 2\pi \quad [\text{rad}] \quad (4.5)$$

ここで、 $\phi(t)$ は、 $-\pi$ から $+\pi$ の範囲の位相の主値 (principal value) をもちいて表され、 $+\pi$ から $-\pi$ に変化する付近で不連続点をもつ。図 11 に推定された位相関数 $\phi(t)$ を示す。最後に、不連続な位相関数 $\phi(t)$ をアンラップする (unwrapping) (すなわち、主値 $\phi(t)$ に 2π の整数倍を適切に加える) ことにより、不連続を取り除き連続な瞬時位相 $\phi(t)$ を与えることができる。

$$\phi(t) = \frac{2\pi}{T_0}t + \phi_0 - \Delta\phi(t) \quad [\text{rad}] \quad (46)$$

図12にアンラップされた連続な瞬時位相関数 $\phi(t)$ を示す。

5 高速フーリエ変換をもちいた解析信号への変換

実信号から解析信号への変換は、高速フーリエ変換 (Fast Fourier Transformation) をもちいたデジタル信号処理により実現できる。

はじめに、図13に示す離散化された被測定信号 $x(t)$ に FFT を適用し、被測定信号の両側スペクトル (正と負の周波数をもつ) $X(f)$ をえる。えられた両側スペクトル $X(f)$ を図14に示す。つぎに、スペクトル $X(f)$ の正の周波数成分における基本周波数付近のデータのみを残して残りのデータをゼロとし、さらに、正の周波数成分を2倍する。周波数領域におけるこれらの処理が、時間領域において被測定信号を帯域制限し解析信号に変換することに対応する。えられた周波数領域の信号 $Z(f)$ を図15に示す。最後に、えられた信号 $Z(f)$ に逆 FFT を適用することにより、帯域制限された解析信号 $z(t)$ をえることができる。帯域制限された解析信号 $z(t)$ を図16に示す。

また、瞬時位相推定が目的であるとき、正の周波数成分を2倍する処理は省略することができる。

タイミング・ジッタ推定法

つぎに、本実施形態のクロック・スキュー測定方法でもちいられるタイミング・ジッタ推定方法について説明する。

ジッタのないクロック信号は、基本周波数 (fundamental frequency) f_0 をもつ方形波 (squarewave) である。この信号は、Fourier 解析によって周波数 $f_0, 3f_0, 5f_0, \dots$ からなる高調波 (harmonics) に分解できる。ジッタは被測定信号の基本周波数の揺らぎに対応するため、ジッタ解析においては基本周波数付近の信号成分のみを取りあつかう。

ジッタをもつクロック信号（被測定信号）の基本サイン波（fundamental sinusoidal wave）成分は、振幅を A 、基本周期を T_0 とすると、

$$x(t) = A \cos(\phi(t)) = A \cos\left(\frac{2\pi}{T_0}t + \phi_0 - \Delta\phi(t)\right) \quad (47)$$

- 5 で表される。ここで、 $\phi(t)$ は、被測定信号の瞬時位相であり、基本周期 T_0 を含むリニア瞬時位相成分 $2\pi t/T_0$ と、初期位相角 ϕ_0 （計算上はゼロとできる）と、瞬時位相雑音成分 $\Delta\phi(t)$ の和で表される。

- 瞬時位相雑音成分 $\Delta\phi(t)$ がゼロのとき、被測定信号の立ち上がりゼロクロス点
10 間は一定周期 T_0 だけ隔たっている。ゼロでない $\Delta\phi(t)$ は、被測定信号のゼロクロス点を揺るがせる。すなわち、ゼロクロス点 nT_0 における $\Delta\phi(nT_0)$ はゼロクロス点の時間変動を表し、タイミング・ジッタと呼ばれる。したがって、被測定信号の瞬時位相 $\phi(t)$ を推定し、ゼロクロス点における瞬時位相と直線位相（ジッタのない理想クロック信号の位相波形に対応する） $2\pi t/T_0 + \phi_0$ との差、すなわち、瞬
15 時位相雑音 $\Delta\phi(t)$ をもとめることにより、被測定信号のタイミング・ジッタをもとめることができる。

- 本実施形態のタイミング・ジッタ推定方法は、最初に、図 17 に示す被測定信号 $x(t)$ を複素数の解析信号 $z(t)$ に変換する。変換された解析信号 $z(t)$ を図 18 に
20 示す。図 18 において、実線は解析信号の実数部、破線は解析信号の虚数部を示す。つぎに、解析信号 $z(t)$ から被測定信号 $x(t)$ の瞬時位相 $\phi(t)$ を推定する。推定された瞬時位相波形 $\phi(t)$ を図 19 に示す。つぎに、瞬時位相波形データにたいし最小二乗法による直線適合をおこなって、ジッタのない理想信号の瞬時位相波形に相当するリニア瞬時位相 $\phi_{\text{linear}}(t)$ をもとめ、瞬時位相 $\phi(t)$ とリニア瞬時位相
25 $\phi_{\text{linear}}(t)$ の差分を計算することにより被測定信号の瞬時位相雑音 $\Delta\phi(t)$ をもとめる。もとめた瞬時位相雑音波形 $\Delta\phi(t)$ を図 20 に示す。つぎに、解析信号 $z(t)$ の実数部 $x(t)$ の各ゼロクロス点にもっとも近いタイミング（近似ゼロクロス点）で瞬時位相雑音波形 $\Delta\phi(t)$ をサンプリングし、ゼロクロス・タイミング nT_0 にお

ける瞬時位相雑音，すなわちタイミング・ジッタ $\Delta\phi[n]$ ($= \Delta\phi(nT_0)$) を推定する。推定されたタイミング・ジッタ波形 $\Delta\phi[n]$ を図 2 1 に示す。

- 本実施形態のタイミング・ジッタ推定法は，波形クリップ手段をもちいて，被測定信号の振幅変調 (amplitude modulation, AM) 成分を取り除きジッタに対応する位相変調 (phase modulation, PM) 成分のみを残すことにより，タイミング・ジッタを高精度に推定することもできる。

- また，本実施形態のタイミング・ジッタ推定法は，低周波数成分除去手段をもちいて，位相雑音信号の低周波数成分を取り除いてもよい。

近似ゼロクロス点の検出法

- つぎに，近似ゼロクロス点の検出法について述べる。はじめに，入力された被測定信号の解析信号の実数部 $x(t)$ の最大値を 100% レベル，最小値を 0% レベルとし，ゼロクロスのレベルとして 50% レベルの信号値 $V_{50\%}$ を算出する。つぎに， $x(t)$ の各隣り合うサンプル値と 50% レベル $V_{50\%}$ との差 $(x(j-1) - V_{50\%})$ ， $(x(j) - V_{50\%})$ をもとめ，さらにこれらの積 $(x(j-1) - V_{50\%}) \times (x(j) - V_{50\%})$ を計算する。 $x(t)$ が 50% レベル，つまりゼロクロス・レベルを横切るときは，これらサンプル値 $(x(j-1) - V_{50\%})$ ， $(x(j) - V_{50\%})$ の符号が負から正，または正から負となるから，前記積が負となったときは， $x(t)$ がゼロクロス・レベルを横切ったことになり，その時点におけるサンプル値 $(x(j-1) - V_{50\%})$ ， $(x(j) - V_{50\%})$ の絶対値の小さいほうの時刻 $j-1$ または j が近似ゼロクロス点としてもとめられる。図 2 2 に，解析信号の実数部 $x(t)$ の波形を示す。図 2 2 中の○印は，検出された立ち上がりゼロクロス点にもっとも近い点 (近似ゼロクロス点) を示す。

25

波形クリップ

- 波形クリップ手段は，入力信号から AM 成分を取り除き，ジッタに対応する PM 成分のみを残す。波形クリップは，アナログあるいはデジタルの入力信号にたいし，1) 信号の値を定数倍 (multiply by a constant) し，2) あらかじめ決めたしきい (threshold) 値 1 より大きい信号値はしきい値 1 と置き換え，3)

あらかじめ決めたしきい値 2 より小さい信号値はしきい値 2 と置き換えることによりおこなわれる。ここで、しきい値 1 はしきい値 2 より大きいと仮定する。AM 成分をもっているクロック信号を図 2 3 に示す。時間波形の包絡線 (envelope) が変動していることから、AM 成分の存在がわかる。図 2 4 は、クリップ手段によりクリップされたクロック信号を示す。時間波形は一定の包絡線を示しているから、AM 成分が除かれているのを確認できる。

以下、本実施形態のクロック・スキュー測定装置の別の実施例について説明する。本実施例では、簡単のため、2 つの被試験クロック信号間のクロック・スキューをもとめる装置および方法例を示すが、本発明は 3 つ以上のクロック信号間のクロック・スキューも同様に測定することができる。

図 2 5 は、本実施形態のクロック・スキュー測定装置の構成の別の一例を示している。このクロック・スキュー測定装置 100 は、被試験回路における複数の被測定クロック信号をチップ外に出力するか否かを選択する信号入力 ENB をもつバッファ 101 と、複数の被測定クロック信号を選択して出力する、クロック信号選択入力 SEL をもつクロック信号選択素子 102 と、上記被試験回路に入力される基準信号と上記クロック信号選択素子で選択された上記被測定クロック信号間のタイミング誤差を順次測定し、上記被測定クロック信号間のクロック・スキューをもとめるクロック・スキュー推定手段 103 と、によって構成されている。また、クロック・スキュー推定手段は、上記基準信号のエッジ・タイミング (基準タイミング) をもとめるタイミング推定手段 104a と、上記被測定クロック信号のエッジ・タイミング (被測定タイミング) をもとめるタイミング推定手段 104b と、上記被測定タイミングと上記基準タイミングの誤差をもとめるタイミング誤差測定手段 105 と、上記タイミング誤差から上記複数の被測定クロック信号間のクロック・スキューをもとめるクロック・スキュー計算手段 106 と、上記クロック・スキュー計算手段 106 でえられたクロック・スキュー値を補正する補正手段 107 と、によって構成されている。タイミング推定手段の具体的な構成については後で述べる。

つぎに、本実施形態のクロック・スキュー測定装置 100 を使用して被測定信号

間のクロック・スキュー測定をおこなう場合の動作を説明する。図26は本実施形態のクロック・スキュー測定方法の処理手順の一例を示している。はじめに、ステップ201において、クロック信号選択素子102の選択入力SELに“0”をあたえ、CLK0を選択する。つぎに、ステップ202において、クロック・スキュー測定の基準信号として、バッファ101のENB入力に、バッファ出力を許可する信号入力を回路の基準クロック・エッジに同期してあたえる。つぎに、タイミング推定手段104aが、ステップ203において、基準信号ENBのエッジ・タイミングを測定する。つぎに、タイミング推定手段104bが、ステップ204において、被試験回路のクロック出力ピンに出力されるクロック信号CLK0のエッジ・タイミングを測定する。つぎに、タイミング誤差測定手段105が、ステップ205において、上記ステップ204で測定された被測定タイミングと上記ステップ203で測定された基準タイミングの誤差をもとめる。つぎに、ステップ206において、クロック信号選択素子102の選択入力SELに“1”をあたえ、CLK1を選択する。つぎに、ステップ207において、クロック・スキュー測定の基準信号として、バッファ101のENB入力に、バッファ出力を許可する信号入力を回路の基準クロック・エッジに同期してあたえる。つぎに、タイミング推定手段104aが、ステップ208において、基準信号ENBのエッジ・タイミングを測定する。つぎに、タイミング推定手段104bが、ステップ209において、被試験回路のクロック出力ピンに出力されるクロック信号CLK1のエッジ・タイミングを測定する。つぎに、タイミング誤差測定手段105が、ステップ210において、上記ステップ209で測定された被測定タイミングと上記ステップ203で測定された基準タイミングの誤差をもとめる。つぎに、クロック・スキュー計算手段106が、ステップ211において、上記ステップ205、210で測定されたタイミング誤差の差をもとめることによりCLK0とCLK1間のクロック・スキューをもとめる。最後に、補正手段107が、ステップ212において、上記ステップ210で測定されたクロック・スキューを補正し、処理を終了する。被測定タイミングと基準タイミングの誤差をもとめる上記ステップ205、210において、タイミング誤差測定手段105は、式(5)または式(6)をもちいて被測定タイミングと基準タイミングの誤差をもとめる。また、CLK0とCLK1間のクロック・スキューをもとめるステップ211において、クロック・スキュー計算手段106は、式(7)をもちいてタイミング誤差の差をもとめる。また、クロッ

- ク・スキューを補正するステップ 212 において、補正手段 107 は、式 (8) をもちいてクロック・スキューを配線遅延時間の差で補正する。また、上記ステップ 211 において、クロック・スキュー計算手段 106 は、必要に応じて式 (7) の絶対値をもとめてもよい。また、クロックの出力配線がバランスよく設計・レイアウトされており、各配線遅延時間の差が 0 のとき、上記ステップ 212 は省略してもよい。また、クロック・スキューの測定精度を向上するために、ステップ 201 からステップ 212 までを複数回繰り返す、えられたクロック・スキューの平均をもとめてもよい。
- 10 図 27 は本実施形態のクロック・スキュー測定方法の処理手順の別の一例を示している。はじめに、ステップ 301 において、クロック信号選択素子 102 の選択入力 SEL に “0” をあたえ、CLK0 を選択する。つぎに、タイミング推定手段 105a が、ステップ 302 において、被試験回路に入力されているシステム・クロックを測定し、基準エッジ・タイミングをもとめる。つぎに、タイミング推定手段 104b が、ステップ 303 において、被試験回路のクロック出力ピンに出力されるクロック信号 CLK0 のエッジ・タイミングを測定する。つぎに、タイミング誤差測定手段 105 が、ステップ 304 において、上記ステップ 303 で測定された被測定タイミングと上記ステップ 302 で測定された基準タイミングの誤差をもとめる。つぎに、ステップ 305 において、クロック信号選択素子 102 の選択入力 SEL に “1” をあたえ、CLK1 を選択する。つぎに、タイミング推定手段 104a が、ステップ 306 において、システム・クロックを測定し、基準エッジ・タイミングをもとめる。つぎに、タイミング推定手段 104b が、ステップ 307 において、被試験回路のクロック出力ピンに出力されるクロック信号 CLK1 のエッジ・タイミングを測定する。つぎに、タイミング誤差測定手段 105 が、ステップ 308 において、上記ステップ 307 で測定された被測定タイミングと上記ステップ 306 で測定された基準タイミングの誤差をもとめる。つぎに、クロック・スキュー計算手段 106 が、ステップ 309 において、上記ステップ 304, 308 で測定されたタイミング誤差の差をもとめることにより CLK0 と CLK1 間のクロック・スキューをもとめる。最後に、補正手段 107 が、ステップ 310 において、上記ステップ 309 で測定されたクロック・スキューを補正し、処理を終了する。被測定タイミングと基準タイミングの誤差をもと

- める上記ステップ 304, 308 において, タイミング誤差測定手段 105 は, 式 (35) または式 (36) をもちいて被測定タイミングと基準タイミングの誤差, すなわち, システム・クロックと被測定クロック間のスキューをもとめる. また, CLK0 と CLK1 間のクロック・スキューをもとめるステップ 309 において, クロック・スキュー計算手段 106 は, 式 (37) をもちいてタイミング誤差の差をもとめる. また, クロック・スキューを補正するステップ 212 において, 補正手段 107 は, 式 (38) をもちいてクロック・スキューを配線遅延時間の差で補正する. また, 上記ステップ 309 において, クロック・スキュー計算手段 106 は, 必要に応じて式 (37) の絶対値をもとめてもよい. また, 例えばクロックの出力配線がバランスよく設計・レイアウトされており, 各配線遅延時間の差が極めて少ないとき, 上記ステップ 310 は省略してもよい. また, クロック信号のエッジ・タイミングをもとめるステップ 302, 303, 306, 307 は, 図 29 に示す処理手順で置き換えてもよい.
- 上記タイミング推定手段 104a, 104b は, 図 28 に示す構成でも実現できる. 図 28 は, 本実施形態のタイミング推定手段の構成の一例を示している. このタイミング推定手段 400 は, 入力されたクロック信号を複素数の解析信号に変換する解析信号変換手段 401 と, 上記解析信号の瞬時位相をもとめる瞬時位相推定手段 402 と, 上記瞬時位相から上記入力信号のリニア瞬時位相をもとめるリニア瞬時位相推定手段 403 と, 上記リニア瞬時位相の初期位相角をもとめることにより, 上記入力クロック信号の理想エッジ・タイミングをえる初期位相角推定手段 404 と, 上記瞬時位相から上記リニア瞬時位相を除去して瞬時位相雑音をえるリニア位相除去手段 405 と, 上記瞬時位相雑音を入力とし, 上記解析信号の実数部のゼロクロス・タイミングに近い上記瞬時位相雑音データのみをリサンプリングし, 上記入力信号のタイミング・ジッタ系列を出力するゼロクロス・リサンプリング手段 406 と, によって構成されている. 解析信号変換手段 401 は, 図 30, 図 32, 図 34 に示す構成をもちいることができる.

つぎに, 本実施形態のタイミング推定手段 400 を使用して被測定クロック信号のエッジ・タイミングを推定する場合の動作を説明する. 図 29 は本実施形態のタ

イミング推定方法の処理手順を示している。はじめに、解析信号変換手段 401 が、ステップ 501 において、入力された被測定クロック信号を所定の周波数成分を選択的に通過させた解析信号に変換する。つぎに、瞬時位相推定手段 402 が、ステップ 502 において、解析信号変換手段 401 からえられた解析信号をもちいて被測定信号の瞬時位相を推定する。つぎに、リニア位相推定手段 403 が、ステップ 503 において、瞬時位相推定手段 402 で推定された上記瞬時位相から理想的なクロック信号に対応するリニア瞬時位相を推定する。つぎに、初期位相角推定手段 404 が、ステップ 504 において、リニア位相推定手段 403 で推定されたリニア瞬時位相の初期位相角をもとめることにより、上記入力クロック信号の理想エッジ・タイミングをもとめる。つぎに、リニア位相除去手段 405 は、ステップ 505 において、上記瞬時位相から上記リニア瞬時位相を除去して瞬時位相雑音を推定する。最後に、ゼロクロス・リサンプリング手段 406 が、ステップ 506 において、リニア位相除去手段 405 で推定された上記瞬時位相雑音から、上記解析信号の実数部のゼロクロス・タイミングに近い上記瞬時位相雑音データのみをリサンプリングし、タイミング・ジッタ系列を推定し、処理を終了する。

入力クロック信号の理想エッジ・タイミングをもとめる上記ステップ 504 において、初期位相角推定手段 404 は、式 (22) をもちいて理想エッジ・タイミングをもとめる。被測定信号を解析信号に変換するステップ 501 は、図 31、図 33、図 35 に示す手順でおこなうことができる。

図 28 に示すタイミング推定手段は、入力クロック信号の理想エッジ・タイミングのみを推定する手段としても構成できる。このとき、瞬時位相からリニア瞬時位相を除去して瞬時位相雑音をえるリニア位相除去手段 405 と、瞬時位相雑音から入力信号のタイミング・ジッタ系列をもとめるゼロクロス・リサンプリング手段 406 は省略できる。同様に、図 29 に示すタイミング推定方法は、入力クロック信号の理想エッジ・タイミングのみを推定してもよい。このとき、瞬時位相から上記リニア瞬時位相を除去して瞬時位相雑音を推定するステップ 505 と、瞬時位相雑音からタイミング・ジッタ系列を推定するステップ 506 は省略できる。

図30は、本実施形態のタイミング推定手段400でもちいられる解析信号変換手段の構成の一例を示している。解析信号変換手段600は、被測定信号から基本周波数付近の成分のみを取り出し、被測定信号を帯域制限する帯域通過処理手段601と、帯域通過処理手段601の出力信号をHilbert変換し入力信号のHilbert変換対を生成するHilbert変換手段602と、によって構成されている。帯域通過処理手段601は、アナログフィルタでもデジタルフィルタでもよいし、FFTなどのデジタル信号処理をもちいて実装してもよい。また、帯域通過処理手段601は、信号の通過帯域を自由に変更できるように構成してもよい。

つぎに、本実施形態の解析信号変換手段600を使用して被測定信号を帯域制限された解析信号に変換する場合の動作を説明する。図31は本実施形態の信号変換方法の処理手順を示している。はじめに、帯域通過処理手段601が、ステップ701において、被測定信号から基本周波数付近の成分のみを取り出し、被測定信号を帯域制限する。つぎに、Hilbert変換手段602が、ステップ702において、帯域制限された被測定信号にHilbert変換を適用し、解析信号の虚数部に対応する入力信号のHilbert変換対を生成する。最後に、解析信号変換手段600は、ステップ703において、帯域通過処理手段601の出力信号を解析信号の実数部、Hilbert変換手段702の出力信号を解析信号の虚数部として出力し、処理を終了する。

図32は、本実施形態のタイミング推定手段400でもちいられる解析信号変換手段の構成の別の一例を示している。解析信号変換手段800は、上記被測定信号を周波数領域の両側スペクトル信号に変換する周波数領域変換手段801と、上記周波数領域の両側スペクトル信号における正の基本周波数付近の成分のみを取り出す帯域制限処理手段802と、上記帯域制限処理手段802の出力を時間領域の信号に逆変換する時間領域変換手段803と、によって構成されている。周波数領域変換手段801および時間領域変換手段803は、それぞれFFTおよび逆FFTをもちいて実装してもよい。また、帯域制限処理手段802は、信号の通過帯域を自由に変更できるように構成してもよい。

つぎに、本実施形態の解析信号変換手段800を使用して被測定信号を帯域制限

された解析信号に変換する場合の動作を説明する。図 3 3 は本実施形態の信号変換方法の別の処理手順を示している。はじめに、周波数領域変換手段 801 が、ステップ 901 において、被測定信号に FFT を施し、時間領域の信号を周波数領域の両側スペクトル信号に変換する。つぎに、帯域制限処理手段 802 が、ステップ 902 5 において、変換された周波数領域の両側スペクトル信号にたいし、負の周波数成分をゼロに置き換える。つぎに、帯域制限処理手段 802 は、ステップ 903 において、負の周波数成分をゼロに置き換えられた片側スペクトル信号にたいし、上記被測定信号の基本周波数付近の成分のみを残しその他の周波数成分をゼロに置き換え、周波数領域の信号を帯域制限する。最後に、時間領域変換手段 803 が、ステップ 10 904 において、帯域制限された片側スペクトル信号に逆 FFT を施し、周波数領域の信号を時間領域の解析信号に変換し、処理を終了する。上記ステップ 902 およびステップ 903 は、処理の順番を入れ替えてもよく、被測定信号の基本周波数付近の成分のみを残しその他の周波数成分をゼロに置き換え周波数領域の信号を帯域制限した後、両側スペクトル信号における負の周波数成分をゼロに置き換えてもよい。 15

図 3 4 は、本実施形態のタイミング推定手段 400 でもちいられる解析信号変換手段の構成の別の一例を示している。解析信号変換手段 1000 は、被測定信号を蓄積するバッファメモリ 1001 と、バッファメモリ 1001 より信号を前回取り出した 20 分と一部重複させながら順次取り出す信号取り出し手段 1002 と、その取り出された各部分信号に窓関数を乗算する窓関数乗算手段 1003 と、窓関数を乗算された各部分信号を周波数領域の両側スペクトル信号に変換する周波数領域変換手段 1004 と、その周波数領域に変換された両側スペクトル信号から被測定信号の正の基本周波数付近の成分のみを取り出す帯域制限処理手段 1005 と、上記帯域制限処理手段 25 1005 の出力を時間領域の信号に変換する時間領域変換手段 1006 と、その時間領域に変換された信号に上記窓関数の逆数に乗じて帯域制限された解析信号をえる逆窓関数乗算手段 1007 と、によって構成されている。周波数領域変換手段 1004 および時間領域変換手段 1006 は、それぞれ FFT および逆 FFT をもちいて実装してもよい。また、帯域制限処理手段 1005 は、信号の通過帯域を自由に変更できる 30 ように構成してもよい。

つぎに、本実施形態の解析信号変換手段 1000 を使用して被測定信号を帯域制限された解析信号に変換する場合の動作を説明する。図 3 5 は本実施形態の信号変換方法の別の処理手順を示している。はじめに、ステップ 1101 において、被測定信号をバッファメモリ 1001 に蓄積する。つぎに、信号取り出し手段 1002 が、ステップ 1102 において、バッファメモリ 1001 から蓄積された信号の一部を取り出す。つぎに、窓関数乗算手段 1003 が、ステップ 1103 において、取り出された部分信号に窓関数を乗算する。つぎに、周波数領域変換手段 1004 が、ステップ 1104 において、窓関数を乗算された部分信号に FFT を施し、時間領域の信号を周波数領域の両側スペクトル信号に変換する。つぎに、帯域制限処理手段 1005 が、ステップ 1105 において、変換された周波数領域の両側スペクトル信号にたいし、負の周波数成分をゼロに置き換える。つぎに、帯域制限処理手段 1005 は、ステップ 1106 において、負の周波数成分をゼロに置き換えられた片側スペクトル信号にたいし、上記被測定信号の基本周波数付近の成分のみを残しその他の周波数成分をゼロに置き換え、周波数領域の信号を帯域制限する。つぎに、時間領域変換手段 1006 が、ステップ 1107 において、帯域制限された周波数領域の片側スペクトル信号に逆 FFT を施し、周波数領域の信号を時間領域の信号に変換する。つぎに、逆窓関数乗算手段 1007 は、ステップ 1108 において、逆変換された時間領域の信号にステップ 1103 で乗算した窓関数の逆数を乗算し、帯域制限された解析信号をもとめる。最後に、ステップ 1109 において、バッファメモリに処理されていないデータが存在するか否かを確認し、処理されていないデータが存在するならば、信号取り出し手段 1002 が、ステップ 1110 において、バッファメモリ 1001 より信号を前回取り出した分と一部重複させながら順次取り出した後、ステップ 1103, 1104, 1105, 1106, 1107, 1108, 1109 を繰り返し、処理されていないデータが存在しないならば、処理を終了する。上記ステップ 1105 およびステップ 1106 は、処理の順番を入れ替えてもよく、被測定信号の基本周波数付近の成分のみを残しその他の周波数成分をゼロに置き換え周波数領域の信号を帯域制限した後、両側スペクトル信号における負の周波数成分をゼロに置き換えてもよい。

図 3 6 は、本実施形態のクロック・スキュー測定装置の構成の別の一例を示して

いる。このクロック・スキュー測定装置 1200 は、アナログの被測定信号を離散化（デジタル化）しデジタル信号に変換する AD 変換手段 1201a および 1201b を具備することを除いて、図 25 に示すクロック・スキュー測定装置と同様である（簡潔化のため、重複する部分の説明は省略する）。上記 AD 変換手段には、高速な AD 変換器、デジタイザ (digitizer)、デジタル・サンプリング・オシロスコープをもちいるのが望ましい。

つぎに、本例のクロック・スキュー測定装置 1200 を使用して被測定信号のクロック・スキュー測定をおこなう場合の動作を説明する。図 37 は本実施形態のクロック・スキュー測定方法の別の処理手順を示している。このクロック・スキュー測定方法は、AD 変換手段 1201a および 1201b が、アナログの基準信号と被測定クロック信号をサンプリング（離散化）しデジタル信号に変換するステップ 1301、1302 を具備することを除いて、図 26 に示すクロック・スキュー測定方法と同様である（簡潔化のため、重複する部分の説明は省略する）。

上記アナログ信号をデジタル信号に変換するステップは、図 38 に示すように、図 27 に示すクロック・スキュー測定方法の処理手順にも同様に組み込むことができる。

図 39 は、本実施形態のクロック・スキュー測定装置の構成の別の一例を示している。このクロック・スキュー測定装置 1400 は、信号の AM 成分を除去する波形クリップ手段 1401a および 1401b を具備することを除いて、図 25 に示すクロック・スキュー測定装置と同様である（簡潔化のため、重複する部分の説明は省略する）。

つぎに、本例のクロック・スキュー測定装置 1400 を使用して被測定信号のクロック・スキュー測定をおこなう場合の動作を説明する。図 40 は本実施形態のクロック・スキュー測定方法の別の処理手順を示している。このクロック・スキュー測定方法は、波形クリップ手段 1401a および 1401b が、被測定信号の AM 成分を取り除くステップ 1501、1502 を具備することを除いて、図 26 に示すジッタ測定

方法と同様である（簡潔化のため、重複する部分の説明は省略する）。

上記被測定信号の AM 成分を取り除くステップは、図 4 1 に示すように、図 2 7 に示すクロック・スキュー測定方法の処理手順にも同様に組み込むことができる。

5

図 4 2 は、本実施形態のタイミング推定手段の構成の別の一例を示している。このタイミング・ジッタ推定手段 1600 は、瞬時位相雑音を入力とし、上記瞬時位相雑音の低周波成分を除去してゼロクロス・リサンプリング手段に出力する低周波位相雑音除去手段 1601 を具備することを除いて、図 2 8 に示すタイミング推定手段
10 と同様である（簡潔化のため、重複する部分の説明は省略する）。

つぎに、本例のタイミング推定手段 1600 を使用して被測定クロック信号のエッジ・タイミングを推定する場合の動作を説明する。図 4 3 は本実施形態のタイミング推定方法の別の処理手順を示している。このタイミング推定方法は、瞬時位相雑
15 音を推定した後、低周波位相雑音除去手段 1601 が上記瞬時位相雑音の低周波成分を除去するステップ 1701 を具備することを除いて、図 2 9 に示すタイミング推定方法と同様である（簡潔化のため、重複する部分の説明は省略する）。

図 4 4 は、本実施形態のクロック・スキュー測定装置をもちいたクロック・スキュー試験システムの構成の一例を示している。クロック・スキュー試験システム
20 1800 は、被試験デバイス（device under test, DUT）1801 に信号をあたえる半導体試験装置（automatic test equipment）1802 と、被試験デバイスから出力されたクロック信号間のクロック・スキューを測定するクロック・スキュー測定装置 1803 と、によって構成されている。また、被試験デバイスは、オンチップの分配クロックを選択して出力するためのクロック信号選択素子をもつ。また、
25 半導体試験装置 1802 は、被試験デバイス 1801 にクロック分配回路を駆動する低周波のシステム・クロック、動作モードを制御する制御信号、試験信号を供給し、クロック・スキュー測定装置 1803 に基準信号を供給する。被試験デバイス 1801 およびクロック・スキュー測定装置 1803 にあたえるシステム・クロックや基準信
30 号は、ジッタの少ない信号が望ましい。また、クロック・スキュー測定装置 1803 は、半導体試験装置 1802 に組み込まれたものでもよいし、オシロスコープやその

本発明のクロック・スキュー測定装置およびクロック・スキュー測定方法によれば、クロック信号選択素子をオンチップへ追加することにより、コストの高い

10 and substitutions may be made by those skilled in the art without departing from the spirit and the scope of the present invention which is defined only by the appended claims.

Although the present invention has been described by way of exemplary embodiments, it should be understood that many changes and substitutions may be made by those skilled in the art without departing from the spirit and the scope of the present invention which is defined only by the appended claims.